

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-70277

(43) 公開日 平成10年(1998) 3月10日

| (51) Int.Cl. <sup>8</sup> | 識別記号  | 庁内整理番号 | F I           | 技術表示箇所  |
|---------------------------|-------|--------|---------------|---------|
| H 0 1 L 29/786            |       |        | H 0 1 L 29/78 | 6 1 9 B |
| G 0 2 F 1/136             | 5 0 0 |        | G 0 2 F 1/136 | 5 0 0   |

審査請求 有 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願平8-223964

(22) 出願日 平成 8 年(1996) 8月26日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72) 発明者 松本 征一

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 薄膜トランジスタ

(57) 【要約】

【課題】 新たなプロセス負荷を増やすことなく、電氣的にフローティングな状態にある遮光膜の電位がドレイン電極との容量結合により変動してトランジスタの閾値電圧より高くなることを防止し、オフ特性の低下を防止、かつ、トランジスタのオン時には遮光膜の電位が閾値より高くなることでオン特性も良好に保つ。

【解決手段】 透明絶縁基板上に形成されたゲート配線、ドレイン配線及びその交差部に形成された少なくともチャネル領域を遮光する遮光膜を有する薄膜トランジスタにおいて、前記遮光膜を遮光膜とゲート電極及びゲート配線間との結合容量が、遮光膜とドレイン電極間の結合容量の少なくとも3倍となるよう遮光膜をゲート配線側に広げ、遮光膜とゲート配線が重なった領域の面積が、遮光膜とドレイン電極が重なった領域の面積の3倍以上となるようパターン形成する。

